

Транспортные ВОСП большой пропускной способности

Часть 3. Эволюция технологий для изготовления когерентных ЦСП

С.С.Коган, к.т.н., советник генерального директора компании "Т8" по формированию технической стратегии / kogan@t8.ru

УДК 621.391.15, DOI: 10.22184/2070-8963.2024.123.7.66.71

В цикле статей представлены международные отраслевые стандарты для открытых линейных интерфейсов 400G со сменными когерентными оптическими модулями-приемопередатчиками (трансиверами) транспортных волоконно-оптических систем передачи (ВОСП) OTN/DWDM (часть 1), эволюция поколений когерентных цифровых сигнальных процессоров (ЦСП) для высокоскоростных оптических каналов (длин волн) ВОСП (часть 2), а также эволюция технологий для изготовления когерентных ЦСП для ВОСП (часть 3).

Введение

Развитие инноваций в области технологий изготовления высокоскоростных когерентных оптических приемопередатчиков (трансиверов) стимулируется, в частности, тем, что вычислительная мощность, необходимая для приложений искусственного интеллекта (AI/ИИ) и машинного обучения (МО/ML), удваивается примерно каждые шесть месяцев [1, 2].

К основным компонентам когерентного оптического приемопередатчика (трансивера) относятся [3, 4]:

- СБИС цифрового сигнального процессора ЦСП (ASIC DSP) – изготавливается с использованием кремниевой технологии КМОП/CMOS (комплементарная структура "металл – оксид – полупроводник" // complementary metal – oxide – semiconductor), в состав ЦСП входят высокоскоростные ЦАП и АЦП;
- аналоговая электроника, включающая радиочастотные (RF) электрические соединения,

преобразователи тока в напряжение TIA (transimpedance amplifier / трансимпедансные усилители) и т. п. Эти аналоговые компоненты изготавливаются по технологии SiGe (Silicon-Germanium / кремний – германий);

- фотоника (фотонные интегральные схемы ФИС/PIC), включающая перестраиваемый лазер и оптические модуляторы (интерферометры) Маха – Цендера (ММЦ), изготавливаемые по технологии InP (Indium phosphide / фосфид индия), или SOI (Silicon on insulator / кремний на изоляторе).

Повышение требований к минимальной задержке и низкому энергопотреблению стимулирует переход к новым концепциям проектирования микросхем, где решающее значение будет иметь объединение в одном кристалле нескольких функций: сенсорики, фотоники, радиочастотной связи и даже устройств электропитания [3, 4, 5].

Аналоговая электроника и фотоника часто объединяются в оптический приемо-передающий узел,

известный как TROSA (Transmit-Receive Optical sub-assembly).

Co-packaging Optics рассматривается как метод инновационной реализации сменных модулей-приемопередатчиков (трансиверов) с использованием технологии SCIP™ (Broadcom Silicon Photonics Chiplets in Package). В этом случае оптические элементы размещаются непосредственно на подложке чипа, а конструктивное исполнение (форм-фактор) совместной упаковки максимально уменьшает длину электрических соединений.

Фотонные интегральные схемы ФИС/PIC (Photonic Integrated Circuits)

Фотонные интегральные схемы ФИС/PIC на основе кремния (Silicon Photonic) были предложены в 1985 году, а процесс изготовления волноводов с низкими потерями в технологии SOI продемонстрирован в 1991–1992 годах [7].

SOI представляет собой полупроводниковую структуру, состоящую из слоя монокристаллического кремния, отделенного от основной подложки тонким слоем изолятора [8].

Вначале, в эпоху малой интеграции SSI (Small-Scale Integration), кремниевая фотоника развивалась с количеством компонентов от 1 до 10 на PIC. К компонентам относятся прежде всего высокоскоростные модуляторы на PN-переходе и фотодетекторы. Кроме того, следует выделить этап гетерогенной интеграции (heterogeneous integration) лазера (Laser, Light Amplification by Stimulated Emission of Radiation) в кремниевую ФИС/PIC. Под гетерогенной интеграцией понимается объединение отдельно изготовленных компонентов в сборочную единицу более высокого уровня.

На следующем этапе, в эпоху среднемасштабной интеграции MSI (medium-scale integration), был продемонстрирован коммерческий успех кремниевой фотоники при наличии от 10 до 500 компонентов на PIC. Этот этап ознаменовался успешной демонстрацией и внедрением в приемопередатчики прямого обнаружения с модуляцией интенсивности IM/DD (Intensity Modulated/Direct-Detect) оптических модуляторов (интерферометров) Маха – Цендера (ММЦ) / Mach-Zehnder modulator (MZM), изготавливаемых по технологии InP (Indium phosphide / фосфид индия).

В настоящее время, в эпоху крупномасштабной интеграции LSI (large-scale integration), кремниевая фотоника развивается с размещением на одном кристалле от 500 до 10 тыс. компонентов.

Продемонстрированы также прототипы компонентов с очень большой интеграцией VLSI (Very Large-Scale Integration) – на одном кристалле более 10 тыс. компонентов.

Для обеспечения соединений между ЦОдами (центрами обработки данных) кремниевая фотоника из технологии-претендента (эпоха SSI) превратилась в доминирующую технологию (эпоха MSI).

СБИС/ASIC цифрового сигнального процессора ЦСП/DSP (Digital Signal Processor)

Основу современной электроники составляют МОП-транзисторы. Аббревиатура МОП образована от слов "металл, оксид, полупроводник", обозначающих последовательность типов материалов в основной части прибора [9].

В 1959 году Мартин Атала (Mohamed M. Atalla) из Bell Labs предложил выращивать затворы полевых транзисторов из диоксида кремния. В том же году он и его коллега Дион Канг (Dion Kang) создали первый работоспособный МОП-транзистор. Серийные МОП-транзисторы вышли на рынок в 1964 году, в 1970-е годы МОП-микросхемы завоевывали рынки микросхем памяти и микропроцессоров, а в начале 21 века доля МОП-микросхем достигла 99% общего числа выпускаемых интегральных схем [10].

Большим достижением стало внедрение в 2000 году технологии ALD (Atomic Layer Deposition) как ключевого процесса в производстве полупроводниковых приборов, а также применение High-k технологии для производства МОП полупроводниковых приборов с подзатворным диэлектриком, выполненным из материала со статической диэлектрической проницаемостью, превосходящей диоксид кремния. Материалы с высокой статической диэлектрической проницаемостью получили наименование альтернативных диэлектриков, к ним относятся диоксид циркония и диоксид гафния (для обоих статическая диэлектрическая проницаемость равна 25) [11].

ALD – это метод осаждения тонких пленок, основанный на последовательном использовании газофазного химического процесса; это подкласс химического осаждения из паровой фазы [12]. В большей части реакций ALD используются два химиката-прекурсора, называемые также реагентами. Эти прекурсоры реагируют с поверхностью материала по одному, последовательно. Тонкая пленка медленно осаждается посредством

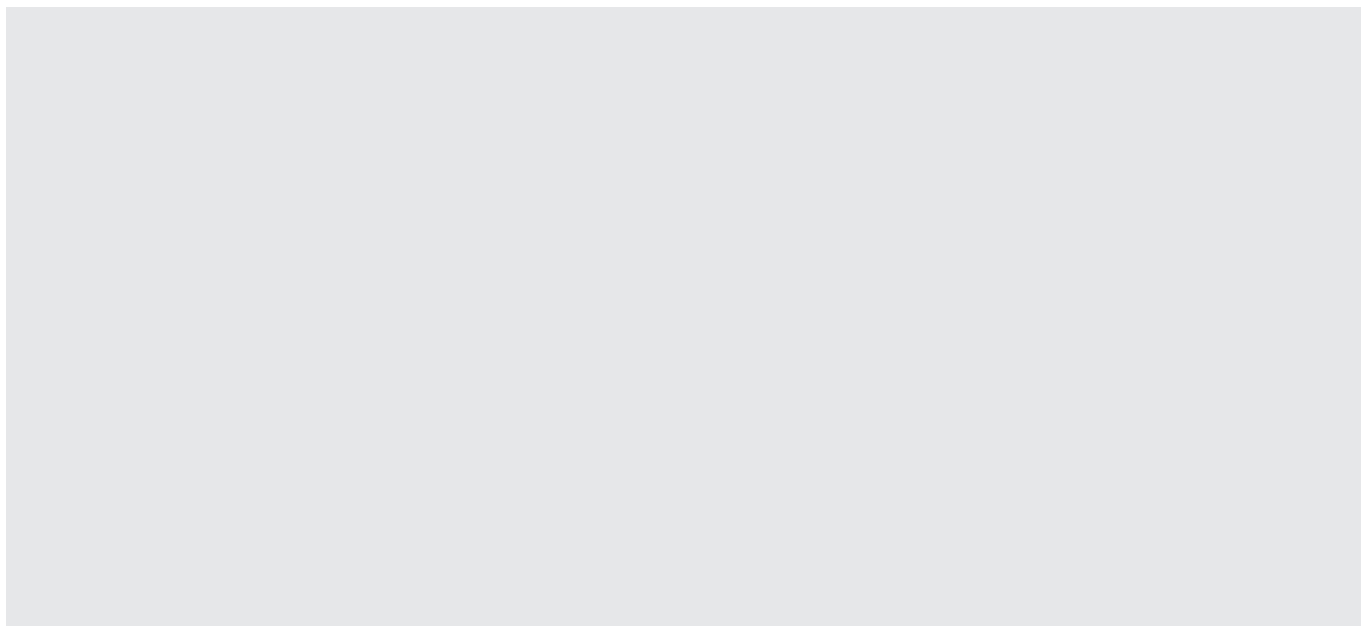


Рис.1. Эволюция технологий для производства ЦСП [6]

многократного воздействия отдельных прекурсоров. Данные достижения позволили перешагнуть порог в 140 нм.

КМОП/CMOS (комплементарный металл – оксид – полупроводник / Complementary Metal-Oxide-Semiconductor) – это набор полупроводниковых технологий построения интегральных микросхем и соответствующая ей схемотехника микросхем, включая СБИС/ASIC когерентного цифрового сигнального процессора ЦСП/DSP (Digital Signal Processor). В технологии КМОП используются полевые транзисторы с изолированным затвором и каналами разной проводимости, причем в качестве изолятора затвора обычно применяется пленка диоксида кремния, образованная посредством контролируемого окисления кислородом поверхности кремниевого кристалла. Особенность структуры КМОП по сравнению с другими МОП-структурами (nМОП, рМОП) – использование как n-, так и p-канальных полевых транзисторов, локализованных в одном месте кристалла. Вследствие меньшего расстояния между элементами КМОП-схемы отличаются повышенным быстродействием и низким энергопотреблением, однако технологический процесс изготовления более сложный и больше площадь, занимаемая логическим вентилем на кристалле.

За многие десятилетия развитие технологии КМОП сопровождалось значительными успехами,

в первую очередь благодаря совершенствованию архитектуры, а также применяемых в производстве материалов. Каждые 18–24 месяца производители чипов представляют новый технологический процесс, обеспечивающий все большую плотность упаковки транзисторов. Масштабирование чипов дает возможность выпускать новые, более функциональные электронные продукты. Для каждого следующего процесса производители масштабируют спецификации транзисторов в 0,7 раза, что позволяет индустрии увеличивать быстродействие на 40% при том же энергопотреблении и уменьшать физические размеры на 50%. Подавляющее большинство современных цифровых микросхем выполнены по технологии КМОП.

По технологии, аналогичной КМОП, выпускаются дискретные полевые транзисторы с изолированным затвором (MOSFET, metal – oxidem semiconductor field-effect transistor). Непрерывный процесс миниатюризации чипов привел к проявлению негативных эффектов.

Оказалось, что планарная реализация полевых транзисторов типа MOSFET (Planar FET) имеет существенные ограничения в масштабировании при переходе к нанометровой технологии. В связи с этим было предложено использовать полевые транзисторы с несколькими затворами. Такое решение получило название FinFET. Переход к непланарным FinFET решениям 3D позволил снизить

энергопотребление и тепловыделение. Но и у этой технологии есть свои пределы в 7 нм.

Поэтому на замену FinFET приходит перспективная технология GAA (Gate-all-Around), которая обеспечит высокую плотность транзисторов и повышение энергоэффективности. Для транзисторов, изготовленных по технологии GAA, характерно значительно более низкое значение тока утечки, поскольку канал полностью окружен затвором.

Эстафету примут транзисторы Forksheet (версия GAA с повышенной плотностью упаковки транзисторов). В настоящее время транзисторы Forksheet FET разрабатываются для технологии 2 нм и отличаются тем, что как nFET, так и pFET транзисторы интегрированы в одну и ту же структуру, причем их разделяет диэлектрическая стенка. Этим данное решение отличается от существующих GAAFET, в которых транзисторы nFET и pFET используются раздельно.

Технология комплементарных полевых транзисторов CFET (Complementary FET) представляет собой набор "согнутых", в целях уменьшения занимаемой площади, транзисторов, что даст возможность дополнительно сократить расстояние между n- и p-транзисторами и к 2028–2030 годам более плотно упаковать транзисторы. Последующие прорывные решения будут включать версии CFET с атомарными каналами, которые позволят продолжить повышение энергоэффективности и масштабируемости решений, обеспечивая при этом внедрение технологий 0,5 и 0,2 нм.

Технология MOSFET

MOSFET (metal – oxide – semiconductor field-effect transistor) – это полупроводниковый прибор МОП/МОС (полевой униполярный транзистор с изолированным затвором) [13–17]. МОП-транзисторы – наиболее массово производимые промышленные изделия, которые используются в современных цифровых микросхемах и являются основой технологии КМОП.

У МОП-транзистора три вывода: затвор, исток, сток [14]:

- тыльный контакт (В) обычно соединяется с истоком (S),
- область, из которой носители заряда уходят в канал, называется истоком (S),
- область, в которую они уходят из канала, – сток (D),
- электрод, на который подается управляющее напряжение, называется затвором (G).

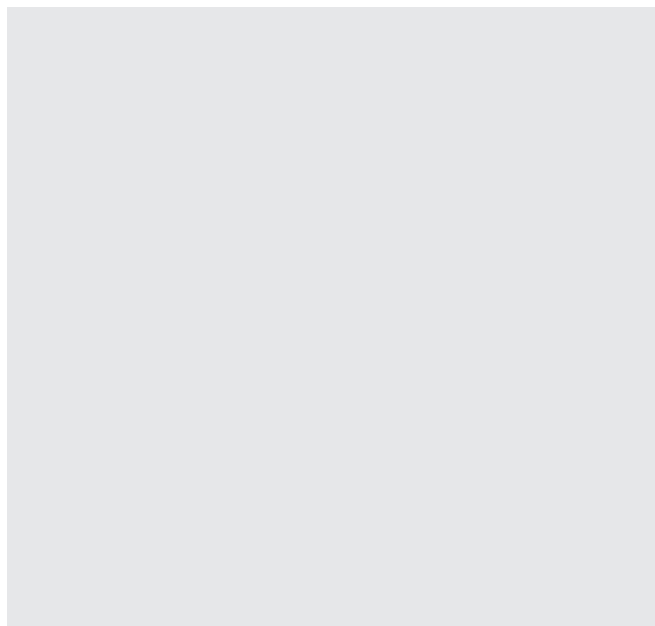


Рис.2. Структура ячейки MosFET или Planar FET

В отличие от традиционных биполярных транзисторов, которые управляются током, транзисторы с изолированным затвором (полевые, field-effect transistor) управляются напряжением, так как затвор изолирован от стока и истока. Принцип действия МОП-транзистора основан на управлении электрическим сопротивлением токопроводящего канала поперечным электрическим полем, создаваемым приложенным к затвору напряжением. Такие транзисторы отличаются очень высоким входным сопротивлением.

Для транзисторов MOSFET (Planar FET), как и для биполярных (обычных), характерны два основных типа структуры: n-канальные и p-канальные.

Основные различия принципа управления заключаются в следующем:

- n-канальный MOSFET-транзистор открывается положительной полярностью напряжения затвор – исток, и в открытом состоянии пропускает ток от стока к истоку;
- p-канальный MOSFET-транзистор открывается отрицательной полярностью напряжения затвор – исток, и в открытом состоянии пропускает ток от истока к стоку.

Уменьшение проектных норм интегральных микросхем приблизительно в 2007 году, по мере освоения 45-нм проектных норм, привело к переходу от МОП-транзисторов к МДП-транзисторам со структурой "металл – диэлектрик – полупроводник" [18].

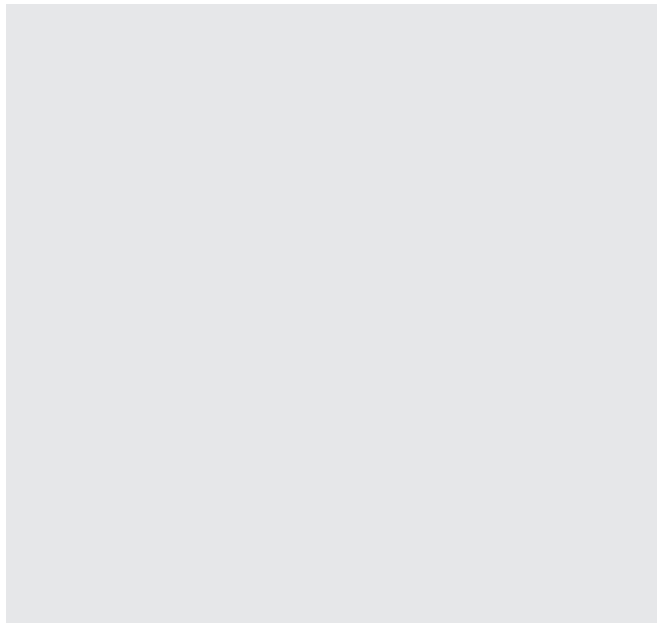


Рис.3. Упрощенная модель обычного полевого МДП-транзистора с индуцированным каналом [18]

Диэлектриком называют вещество, которое не проводит электрический ток, поскольку в этом веществе отсутствуют свободные заряженные частицы (то есть способные свободно перемещаться по объему тела). Все диэлектрики делятся на три группы: полярные, неполярные и кристаллические. Полупроводниковым материалом чаще всего является кремний (Si), а металлический затвор отделяется от канала тонким слоем диэлектрика / изолятора – диоксида кремния (SiO₂). Относительная диэлектрическая проницаемость среды показывает, во сколько раз поле ослабляется диэлектриком, то есть на сколько уменьшится сила взаимодействия зарядов, находящихся в вакууме, если он заполнится однородным изотропным диэлектриком [19]:

$$\epsilon = \frac{E_0}{E}.$$

При снижении проектных норм интегральных микросхем приходится уменьшать толщину изолирующего слоя между затвором и каналом полевого транзистора до 1,2 нм, что увеличивает ток утечки до неприемлемой величины из-за туннельного эффекта. Уменьшить ток утечки можно, но только увеличив толщину диэлектрика. Однако это приведет к уменьшению емкости затвора и снижению заряда в объеме канала полевого транзистора, которым управляется ток его стока.

Увеличить емкость затвора можно, повысив относительную диэлектрическую проницаемость диэлектрика ϵ . Наиболее широкое распространение в производстве полевых транзисторов в качестве диэлектрика с высокой проницаемостью получил оксид гафния HfO₂ (бинарное неорганическое соединение металла гафния и кислорода).

Если SiO₂ заменен неоксидным диэлектриком (Д), то используется название MISFET (Metal – Insulator – Semiconductor Field-Effect Transistor), то есть МДП-транзистор.

На рис.3 показана упрощенная модель полевого транзистора с каналом n-типа, который имеет три вывода: затвор (З), исток (И), сток (С). Тыльный контакт (на рисунке обозначен как подложка) обычно соединяется с истоком. Вблизи поверхности полупроводника создается при изготовлении или индуцируется (при приложении напряжения) так называемый канал. Величина тока в нем (тока исток – сток) зависит от напряжений исток – затвор и исток – сток. Если между затвором и истоком приложить напряжение плюсом (+) к выводу затвора, то между металлическим выводом затвора и подложкой образуется поперечное электрическое поле. Оно, в свою очередь, начинает притягивать к приповерхностному слою диэлектрика отрицательно заряженные свободные электроны, которые в небольшом количестве рассредоточены в кремниевой подложке.

В результате в приповерхностном слое скапливается достаточно большое количество электронов и формируется так называемый канал – область проводимости. Канал типа n состоит из электронов. Между истоком и стоком протекает ток. Таким образом внешнее управляющее напряжение контролирует проводимость полевого транзистора. Если снять управляющее напряжение с затвора, то проводящий канал в приповерхностном слое исчезнет, и транзистор закроется, то есть перестанет пропускать ток.

В открытом состоянии транзистор MOSFET фактически представляет собой сопротивление. То есть падение напряжения на транзисторе зависит только от его тока. В закрытом состоянии сопротивление транзистора MOSFET составляет десятки-сотни МОм, в открытом – от единиц Ом до единиц миллиОм.

Ключевые преимущества транзисторов MOSFET заключаются в следующем:

- малая энергия на переключение транзистора (фактически нужно только перезарядить емкость затвора);
- высокая скорость переключения;

- во включенном состоянии представляет собой омическое сопротивление.

Транзисторы MOSFET используются:

- в импульсных преобразователях и стабилизаторах;
- генераторных устройствах;
- усилительных каскадах (например, в звуковых Hi-Fi-усилителях);
- твердотельных реле;
- в качестве элемента логических схем.

Менее чем за десять лет был достигнут 30-нанометровый рубеж, ставший пределом планарной технологии MOSFET (Planar FET). Последующая миниатюризация полупроводниковых ячеек приводила к значительному увеличению тока утечки и ложным срабатываниям из-за явления квантового туннелирования.

На рубеже 20 нм традиционные планарные (плоские, двумерные) транзисторы MOSFET (Planar FET) выбрали весь свой ресурс.

Начиная от проектных норм 22 нм, наблюдается переход от двумерных транзисторов к трехмерным транзисторам FinFET, то есть к 3D-структурам, позволившим продолжить уплотнение транзисторов в чипе [18].

ЛИТЕРАТУРА

1. Производство чипов размером 1 нм. [Электронный ресурс]. URL: <https://radioskot.ru/publ/teoria/tehnologiya-proizvodstva-chipov-razmerom-1-nm> (дата обращения 06.08.2024).
2. Gate-All-Around (GAA). [Электронный ресурс]. URL: [https://www.appliedmaterials.com/us/en/semiconductor/markets-and-inflections/advanced-logic/gaa.html#:~:text=Gate-All-Around%20\(GAA\)%20is%20a%20transistor%20architecture,are%20horizontal%20instead%20of%20vertical](https://www.appliedmaterials.com/us/en/semiconductor/markets-and-inflections/advanced-logic/gaa.html#:~:text=Gate-All-Around%20(GAA)%20is%20a%20transistor%20architecture,are%20horizontal%20instead%20of%20vertical) (дата обращения 06.08.2024).
3. **Коган С.С.** Транспортные ВОСП большой пропускной способности. Часть 2. Эволюция когерентных цифровых сигнальных процессоров (начало) // ПЕРВАЯ МИЛЯ. 2024. № 4. С. 38–42.
4. **Коган С.С.** Транспортные ВОСП большой пропускной способности. Часть 2. Эволюция когерентных цифровых сигнальных процессоров (окончание) // ПЕРВАЯ МИЛЯ. 2024. № 5. С. 52–59.
5. Оптический трансивер против оптического двигателя и СРО против ОВО [Электронный ресурс]. URL: <https://www.fibermall.com/ru/blog/optical-transceiver-engine-cpo-ovo.htm> (дата обращения 06.08.2024).
6. Начало войны техпроцессов: 5 нм и 3 нм. [Электронный ресурс]. URL: <https://habr.com/ru/articles/487908/> (дата обращения 06.08.2024).
7. Roadmapping the next generation of silicon photonics. [Электронный ресурс]. URL: <https://www.nature.com/articles/s41467-024-44750-0#Sec1> (дата обращения 06.08.2024).
8. Silicon on Insulator. [Электронный ресурс]. URL: <https://www.sciencedirect.com/topics/materials-science/silicon-on-insulator> (дата обращения 06.08.2024).
9. FinFET устройства: что это и для чего нужны. [Электронный ресурс]. URL: <https://supereyes.ru/articles/other/chto-takoe-finfet/> (дата обращения 06.08.2024).
10. Производство чипов размером 1 нм. [Электронный ресурс]. URL: <https://radioskot.ru/publ/teoria/tehnologiya-proizvodstva-chipov-razmerom-1-nm> (дата обращения 06.08.2024).
11. High-k. [Электронный ресурс]. URL: <https://ru.wikipedia.org/wiki/High-k> (дата обращения 06.08.2024).
12. Atomic layer deposition. [Электронный ресурс]. URL: https://en.wikipedia.org/wiki/Atomic_layer_deposition (дата обращения 06.08.2024).
13. Fin field-effect transistor. [Электронный ресурс]. URL: https://en.wikipedia.org/wiki/Fin_field-effect_transistor (дата обращения 06.08.2024).
14. МОП-транзистор. [Электронный ресурс]. URL: <https://ru.wikipedia.org/wiki/МОП-транзистор> (дата обращения 06.08.2024).
15. MOSFET-транзисторы. [Электронный ресурс]. URL: <https://power-electronics.info/mosfet.html> (дата обращения 06.08.2024).
16. MOSFET транзисторы. Полевой транзистор с изолированным затвором. [Электронный ресурс]. URL: <https://go-radio.ru/mosfet-transistors.html> (дата обращения 06.08.2024).
17. Биполярный транзистор с изолированным затвором. [Электронный ресурс]. URL: https://ru.wikipedia.org/wiki/Биполярный_транзистор_с_изолированным_затвором (дата обращения 06.08.2024).
18. FinFET-транзисторы. [Электронный ресурс]. URL: <https://digteh.ru/foe/transistor/fet/fin/> (дата обращения 06.08.2024).
19. Диэлектрики. Типы диэлектриков и их поляризация. [Электронный ресурс]. URL: <https://www.fizika.guo.by/uploads/b1/s/13/807/basic/0/159/Dielektriki.pdf?t> (дата обращения 06.08.2024).

Окончание части 3 в следующем номере.